

**臺北市立內湖高工 108 學年度第 2 學期第 2 次電子科二年級試卷**

科目	微處理機	適用年級	二年級	班級		姓名		學號	
作答方式		電腦畫卡、紙筆作答							

說明：本試題共計 4 頁，題目數量有選擇題 30 題(75%)，每一小題 2.5 分，繪圖題、計算題(25%)

一、選擇題：

( )1 下列何者對正反器 ( Flip Flop ) 的敘述有誤？

- (A)1 個正反器可儲存 1 位元組的資料 (B)具有互補式的輸出 ( Q 與  $\bar{Q}$  )  
(C)靜態讀寫記憶體 ( SRAM ) 均以它為基本結構 (D)為雙穩態多諧振盪器

( )2 正緣觸發 RS 正反器，輸入  $R=1$ ， $S=0$ ，則輸出 Q 為

- (A)0 (B)1 (C)不確定 (D)保持原值。

( )3 用 NAND 閘所構成 RS 電門中，在  $R \cdot S = ?$  時，是不被允許輸出的？ (A)00 (B)01 (C)10 (D)11。

( )4 如圖1為 NOR 閘組成 RS 電門( Latch )，下列敘述何者有誤？

(註：H：代表高電位，L 代表低電位)

- (A) $S=L$ ， $R=L$ 則Q不變 (B) $S=H$ ， $R=H$ 則 $Q=L$   
(C) $S=H$ ， $R=L$ 則 $Q=H$  (D) $S=L$ ， $R=H$  則 $Q=L$ 。

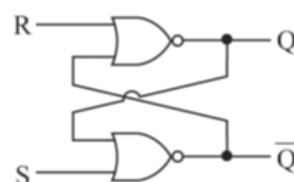


圖 1

( )5 對 JK 正反器而言，下列何者為誤？

- (A)當  $J=0$ ， $K=0$  則  $Q_{n+1}=Q_n$  (B)當  $J=1$ ， $K=1$ ，則  $Q_{n+1}=Q_n$   
(C)當  $J=1$ ， $K=0$ ，則  $Q_{n+1}=1$  (D)當  $J=0$ ， $K=1$ ，則  $Q_{n+1}=0$ 。

( )6 有關負緣觸發之 JK 正反器，下列描述何者正確？

- (A) 當  $J=K=0$  且時序脈波下降時，使輸出變為原來的補數  
(B) 當  $J=K=0$ 且時序脈波上升時，使輸出變為原來的補數  
(C) 當  $J=K=1$ 且時序脈波下降時，使輸出變為原來的補數  
(D) 當  $J=K=1$  且時序脈波上升時，使輸出變為原來的補數

( )7 如圖2所示，若  $J=K=1$ ，且此正反器為負緣觸發，則下列波形何者最正確？

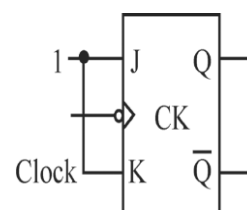
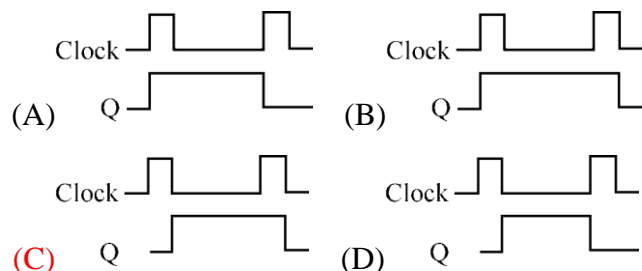


圖 2

( )8 將 S-R 正反器連接成J-K 正反器如圖3所示，若方塊 A 及方塊 B 分別僅能使用1 個二輸入邏輯閘，則下列何者正確？

- (A)方塊 A 使用 OR、方塊 B 使用 OR  
(B)方塊 A 使用 AND、方塊 B 使用 AND  
(C)方塊 A 使用 AND、方塊 B 使用 OR  
(D)方塊 A 使用 OR、方塊 B 使用 AND

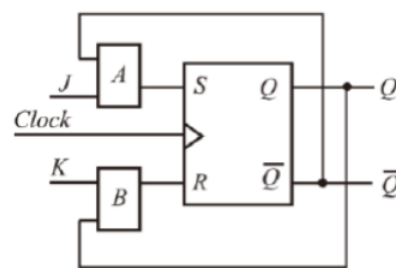


圖 3

( )9 T型正反器， $T=1$ ，若 CLK 輸入後， $Q=?$  (A) $Q_n$  (B) $\bar{Q}_n$  (C)0 (D)1。

( )10 如圖4所示，若  $Q_3Q_2Q_1Q_0$  之初始值為0000，當 CLK ( clock )

輸入5 個脈波後， $Q_3Q_2Q_1Q_0$  的輸出為何？

- (A)0 0 1 1  
(B)0 1 0 1  
(C)1 1 1 1  
(D)1 1 1 0

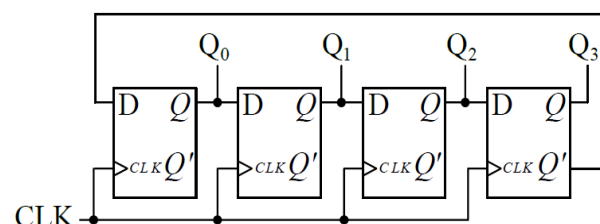


圖 4

- ( ) 11 如圖5所示，CLK 輸入為1 KHz 脈波信號，其中 CLR 和 PR 接腳皆為低態動作，請問輸出 Q 的頻率為何？

(A) 2 KHz (B) 1 KHz (C) 500 Hz (D) 0 Hz

- ( ) 12 承上題所示電路圖，若  $\overline{PR} = \overline{CLR} = 1$ ，下列何者正確？

(A) 是負緣觸發 D 行正反器 (B) 當 CLK=1，則 Q=D

(C) 當 CLK=↑，則 Q=D (D) D 有最高優先權，當 D=0 則 Q=0，D=1 則 Q=1。

- ( ) 13 一個 D 型正反器可儲存多少個位元資料？

(A) 1 個 (B) 2 個 (C) 4 個 (D) 8 個

- ( ) 14 如圖6所示，設正反器輸出初值  $Q_1=1$ 、 $Q_0=0$ ，當 CLK 輸入 10kHz 脈波後，F 輸出為何？

(A) F=1

(B) F=0

(C) F 輸出 5kHz 脈波 (D) F 輸出 2.5kHz 脈波

- ( ) 15 如圖7所示，電路中  $R_s$  的功能為何？

(A) 提供反閘偏壓

(B) 降低 X1 的消耗功率

(C) 與  $C_1$  配合產生相位差 (D) 降低  $R_1$  的回授電壓

- ( ) 16 使用負緣觸發 JK 正反器來製作模數為 56 的漣波計數器，至少需使用多少個正反器？

(A) 4 個 (B) 5 個 (C) 6 個 (D) 7 個

- ( ) 17 如圖8所示，若  $D_{in}=0$ ，CLK 輸入 1kHz 脈波，求輸出 Q 之值為何？

(A) 1kHz 之脈波 (B) 0.5kHz 之脈波

(C) 0

(D) 1

- ( ) 18 如圖9所示電路，若  $Q_2$  和  $Q_1$  之初值均為0，當 I 輸入 5 個脈波後， $Q_2$  和  $Q_1$  之輸出值為何？

(A)  $Q_2=0$ 、 $Q_1=0$

(B)  $Q_2=0$ 、 $Q_1=1$

(C)  $Q_2=1$ 、 $Q_1=0$

(D)  $Q_2=1$ 、 $Q_1=1$

- ( ) 19 如圖10所示之邏輯電路，等效於下列哪一個電路？

(A) 正緣觸發 D 型正反器

(B) 負緣觸發 T 型正反器

(C) 正緣觸發 T 型正反器

(D) 負緣觸發 D 型正反器

- ( ) 20 某順序電路(sequential circuit)之電路圖如圖11所示，輸出 Z 之初始值為 0。假設當正反器 (flip-flop) 被觸發時，X 依序輸入 1011，則輸出 Z 應依序產生：

(A) 1010 (B) 1011 (C) 1100 (D) 1101

- ( ) 21 J-K 正反器之輸出方程式為  $Q_{n+1}=$

(A)  $JQ_n + K\overline{Q_n}$  (B)  $J\overline{Q_n} + KQ_n$  (C)  $\overline{J}Q_n + K\overline{Q_n}$  (D)  $JQ_n + \overline{K}\overline{Q_n}$

- ( ) 22 如圖12為一個 3 位元通用暫存器，當

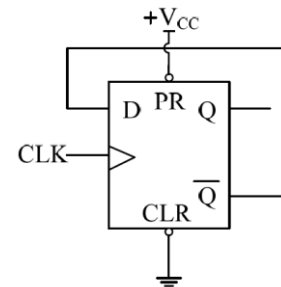


圖 5

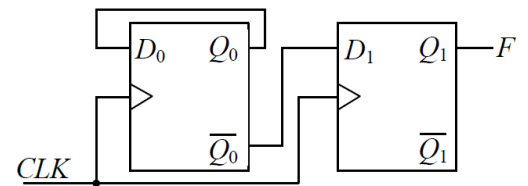


圖 6

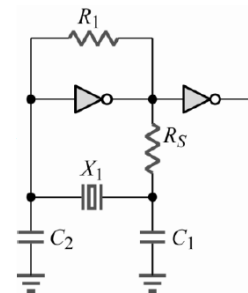


圖 7

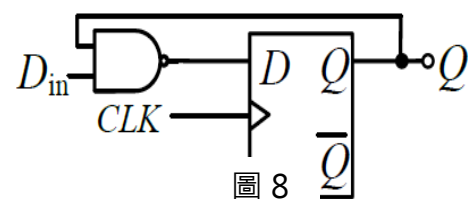


圖 8

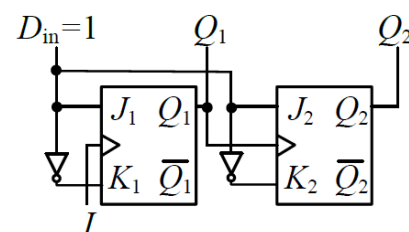


圖 9

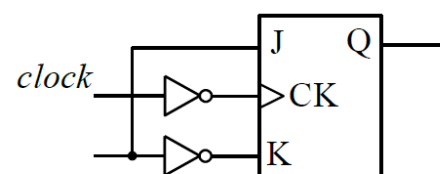


圖 10

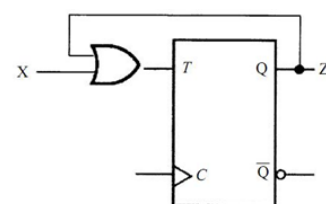
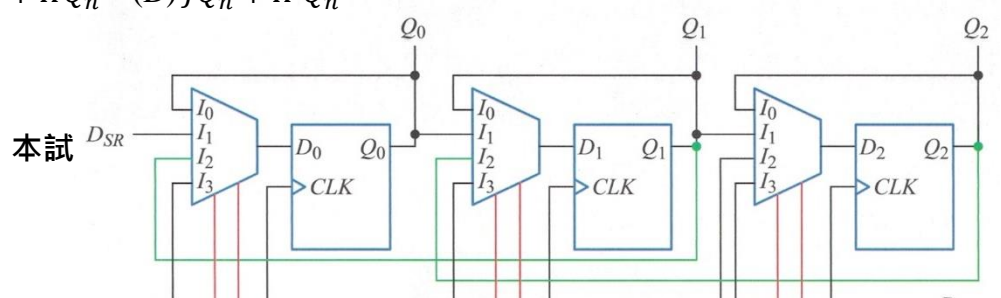


圖 11



$S_I S_O = 01$  時，本電路的功能為何？

(A)輸出資料不變

(B)輸出資料右移

(C)輸出資料左移

(D)輸出資料並列載入

( )23承上題電路圖，電路要具有並列輸入 / 並列輸出 (PIPO) 暫存器的功能，請問 $S_I S_O = ?$

(A) 00 (B) 01 (C) 10 (D) 11

( )24對於 JK 正反器 (Flip-Flop)，若外加一反相電路，令  $K = \bar{J}$ ，則該一正反器可以視為下列哪一型正反器？(A)T 型 (B)RS 型 (C)D 型 (D)JK 型。

( )25如圖13所示為一 CMOS 反向閘所構成之無穩態振盪電路，假設電路供應電源為 $V_{DD}$ 及接地，下列敘述何者錯誤？

(A)反向閘的轉態電壓大約在 $\frac{1}{2}V_{DD}$

(B) $T = 2.2RC$

(C)工作週期=50%

(D) $R_S = R$

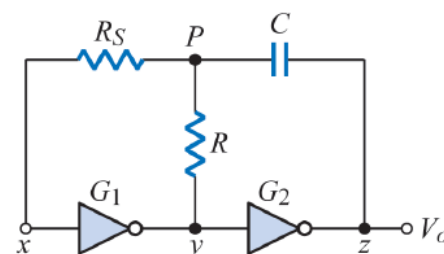


圖 13

( )26在正緣觸發的 J-K 正反器激勵表中，假設  $Q_n = 1$ ，希望在時脈控制 clock 產生正緣時，使  $Q_{n+1} = 0$ ，則正反器之輸入 J、K 的植應為下列何者？(X 表隨意項，可是需要設為 0 或 1)

(A)  $J = 0, K = X$  (B)  $J = 1, K = X$  (C)  $J = X, K = 1$  (D)  $J = X, K = 0$

( )27如圖14所示，當  $A = 1$  時，若輸入之脈波頻率為 1kHz，則輸出 Q 之脈波頻率為

(A) 2kHz (B) 1kHz (C) 500Hz (D) 250Hz。

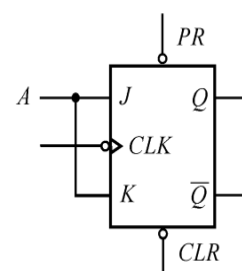
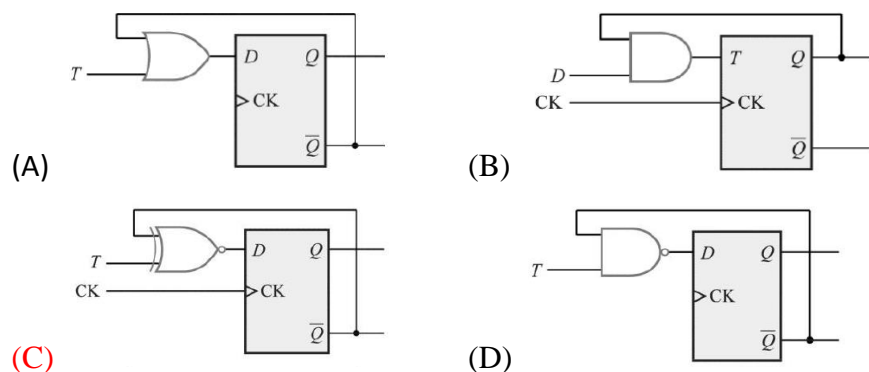


圖 14

( )28欲將 D 型正反器改為 T 型正反器使用，下列接法何者正確？



(C)

(D)

( )29如圖15所示電路，其中 ON 代表開關閉合，OFF 代表開關開路，若要 LED 產生明滅閃爍之現象，則開關 S 及 T 之設定為何？

(A) S 為 ON、T 為 ON (B) S 為 ON、T 為 OFF

(C) S 為 OFF、T 為 ON (D) S 為 OFF、T 為 OFF

( )30有關主從式正反器的敘述，下列何者有誤？

(A)可由兩組 R-S 正反器所構成

(B)主正反器與從正反器之 CLK 須直接連接

(C)若資料於  $CLK = 1$  時鎖入主正反器，則須待 CLK 轉為 0 才能設定從正反器輸出

(D)資料設定須讓 CLK 經 0 與 1 兩個互補準位才能達成。

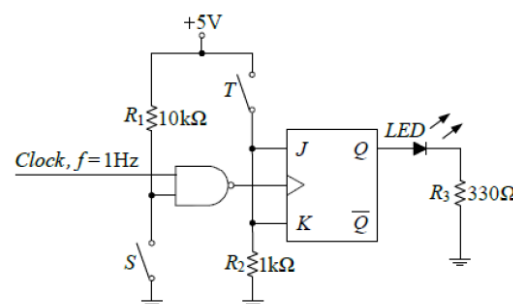


圖 15

( )31 臺北市立內湖高工 108 學年度第 1 學期第 2 次電子科二年級試卷

科目	微處理機	適用年級	二年級	班級		姓名		學號	
作答方式		■電腦畫卡、紙筆作答							

說明：本試題共計 4 頁，題目數量有選擇題 30 題(75%)，每一小題 2.5 分，繪圖題、計算題(25%)

## 二、繪圖題、計算題(30%)

1. 如圖 16 所示，為一 4 位元串列暫存器，請繪出  $Q_A Q_B Q_C Q_D$  的輸出時序圖。(8%)

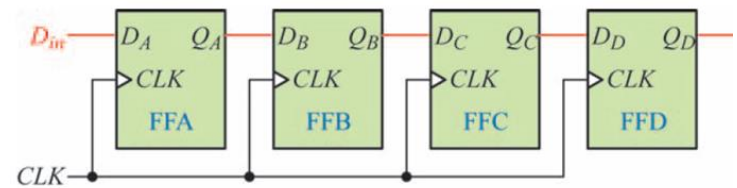
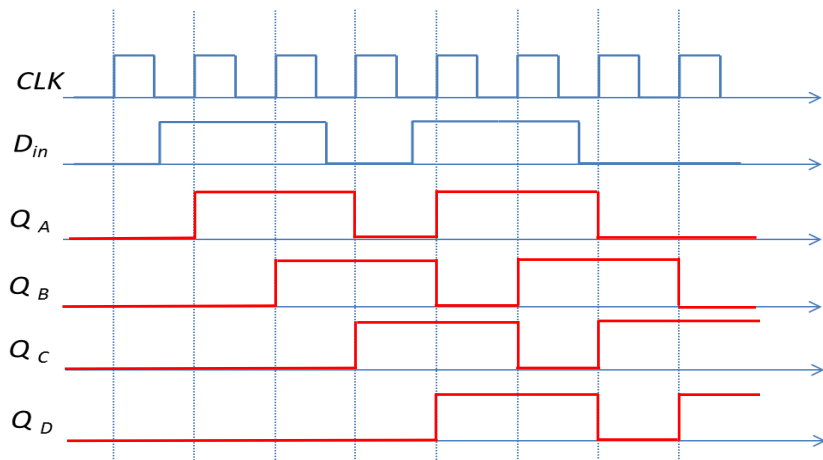


圖 16

2. 如圖 17 所示 NE555 無穩態振盪電路， $R_1=20K\Omega$ ， $R_2=62K\Omega$ ， $C=0.01\mu F$ ，則其輸出頻率為何？工作週期為何？(請寫出其公式並將寫出其計算數值結果) (10%)

ANS:

$$(1) \text{ 輸出頻率 } f = \frac{1.44}{(R_1 + 2R_2)C} = \frac{1.44}{(20K + 2 \times 62K)0.01\mu F} = \frac{1.44}{144K \times 0.01\mu F} = 1KHz$$

$$(2) \text{ 工作週期 } = \frac{R_1 + R_2}{R_1 + 2R_2} = \frac{20K + 62K}{20K + 2 \times 62K} = \frac{82K}{144K} = 56.9\%$$

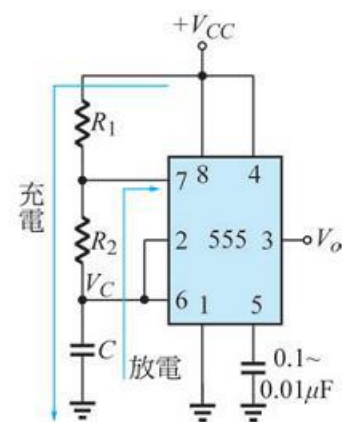


圖 17

3. 如圖 18 所示為一 3 位元計數器，請繪出  $Q_0 Q_1 Q_2$  的輸出時序圖。(7%)

ANS:

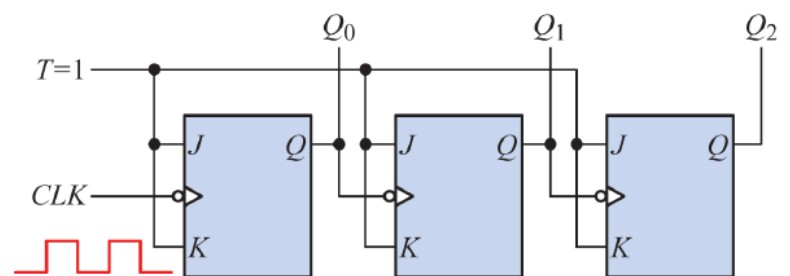
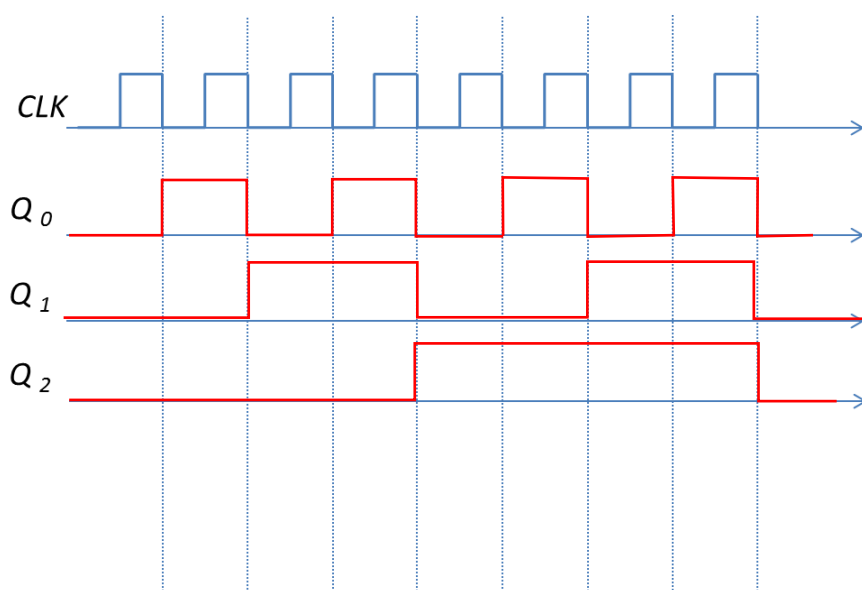


圖 18