

臺北市立內湖高工 109 學年度第二學期第 1 次定期考查 電子科二年級 試卷									
科目	微處理機	適用班級	高二	班級		姓名		座號	
作答方式		<input type="checkbox"/> 直接作答 <input checked="" type="checkbox"/> 電腦畫卡 <input type="checkbox"/> 畫卡手寫							

選擇題：共 34 題 (第 1 題為 1 分，第 2~34 題，每題為 3 分，滿分為 100 分)；試卷共 4 頁。

- 【 】 1. 具有人工智慧的電腦是_____電腦。
(A) 第二代 (B) 第三代
(C) 第四代 **(D) 第五代**
- 【 】 2. 有關人工智慧、機器學習、深度學習三者的關係，下列何者正確？
(A) 三者是相同的
(B) 深度學習是機器學習的一種，機器學習是人工智慧的一部分
(C) 機器學習是深度學習的一種，深度學習是人工智慧的一部分
(D) 深度學習與機器學習是相同的，兩者都是人工智慧的一部分。
- 【 】 3. 下列何者不是電腦五大部門之一？
(A) 輸入單元 (B) 輸出單元
(C) 暫存器 (D) 記憶體
- 【 】 4. 電腦中執行算數與邏輯運算是在
(A) 控制單元 **(B) 中央處理單元**
(C) 記憶單元 (D) 輸入 / 輸出單元
- 【 】 5. 微電腦中，負責解釋指令的是
(A) 輸入單元 (B) 算術邏輯單元
(C) 控制單元 (D) 暫存器單元
- 【 】 6. 組合語言是一種助憶碼，可以透過甚麼翻譯成二進位的機械碼，供 CPU 執行？
(A)編譯器 (B)直譯器
(C)程式翻譯器 **(D)組譯器。**
- 【 】 7. 哪一個暫存器用來顯示 CPU 目前工作的狀態，例如運算結果是否為 0 ？ 是否溢位？是否進位？
(A) 旗標暫存器 (B) 程式計數器
(C) 指令暫存器 (D) 位址暫存器
- 【 】 8. 微處理機執行程式記憶體中的指令，下列何者為正確之執行順序？
(A) 解碼（Decode）→執行（Execute）→提取（Fetch）
(B) 提取（Fetch）→執行（Execute）→解碼（Decode）
(C) 提取（Fetch）→解碼（Decode）→執行（Execute）
(D) 解碼（Decode）→提取（Fetch）→執行（Execute）
- 【 】 9. 假設某一型計算機字長 24 bits，其指令型式如下圖所示，試問此型計算 機最多有幾個指令？（註：OP 代
- 0 7 8 23

表 Operation Code）

操作碼	運算元
OP Code	Operand

（註：OP 代表 Operation Code）
- (A) 32 (B) 64

(C) 128 **(D) 256**

- 【 10. 某 CPU 平均執行一個指令所需的時間為 10 ns，則 CPU 的執行速度為
(A) 100 MIPS (B) 10 MIPS
(C) 1 MIPS (D) 20 MIPS。
- 【 11. 工作頻率為 40 MHz 之 32 位元 CPU，若其匯流排之讀寫週期為 4 個時脈 (clock)，則匯流排的最大資料轉移率為
(A) 10M bytes/sec (B) 20M bytes/sec
(C) 40M bytes/sec (D) 80M bytes/sec
- 【 12. 某一微電腦具有 32 條位址線與 8 條資料線，不外加電路，則它的 CPU 可直接存取之記憶體位址空間最大可達
(A) 16MB (B) 256 MB
(C) 1 GB (D) 4 GB
- 【 13. 一部 32 位元電腦和 64 位元的電腦通常是以何者為依據？
(A) 控制匯流排之位元數 (B) 資料匯流排之位元數
(C) 程式匯流排之位元數 (D) 位址匯流排之位元數。
- 【 14. 下列有關「PC 中匯流排 (Bus)」的敘述中，何者有誤？
(A) 匯流排一般分為資料匯流排 (DataBus)、位址匯流排 (Address Bus) 和控制流排 (Control Bus) 三種
(B) Data Bus 是在 CPU 和 Memory 之間傳送資料，所以是雙向性
(C) Address Bus 可用來標明 Memory 或 I/O Port 位址的地方
(D) Data Bus 的長度和 Address Bus 的長度必須一樣
- 【 15. 一般 8 位元的微電腦系統是以 16 位元來表示位址 (Address)，則該微電腦系統有多少個位址空間？
(A) 255 (B) 65535
(C) 65536 (D) 1048576
- 【 16. 在 CPU 中的暫存器，何者之主要功能是儲存機器碼指令的位址？
(A) 指令暫存器 (IR) (B) 程式計數器 (PC)
(C) 記憶資料暫存器 (MDR) (D) 通用暫存器 (GR)。
- 【 17. 下列有關 80×86 微處理機架構的敘述，何者錯誤？
(A) 控制單元負責 CPU 內部各單元間動作的聯繫
(B) 記憶單元可存放資料
(C) 輸出入單元屬於 CPU
(D) 算術邏輯單元可實現各類算術及邏輯功能。
- 【 18. 有關記憶體的敘述，下列何者錯誤？
(A) ROM 中的資料不因斷電而消失 (B) DRAM 存取資料的速度比 SRAM 快
(C) 磁碟可當作輔助的記憶體 (D) EPROM 可重覆燒錄多次使用。
- 【 19. 若 80x86 之記憶體位置暫存器 (memory address register) 是 20 位元，記憶體緩衝暫存器 (memory buffer register) 是 16 位元，試問該微處理機可存取的記憶體空間有多大？
(A) 1 M 位元組 (B) 2 M 位元組
(C) 4 M 位元組 (D) 8 M 位元組
- 【 20. 積體電路 (IC) 編號 6264，是一條 8K×8 bits 的靜態隨機存取記憶體 (SRAM)，則其具有：
(A) 10 條位址線、4 條資料線 (B) 12 條位址線、8 條資料線
(C) 13 條位址線、8 條資料線 (D) 14 條位址線、4 條資料線。

【 21. 當電源消失後，下列何種元件中的資料依然存在？

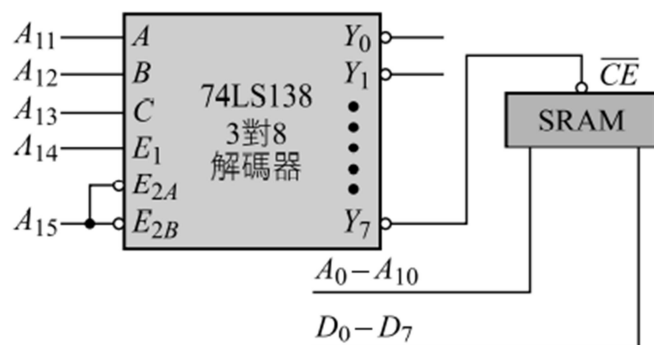
- (A) Flash Memory (B) SRAM
(C) SDRAM (D) DRAM

【 22. 目前大多數的 BIOS、隨身碟、記憶卡與固態硬碟（SSD）等都使用

- (A) Flash 記憶體 (B) Mask ROM
(C) SRAM (D) PROM

【 23. 如右圖所示，若微處理機有 16 條位址線，則此 SRAM 之位址範圍設計於何處？

- (A) $4000_{16} \sim 47FF_{16}$ (B) $4800_{16} \sim 4FFF_{16}$
(C) $7000_{16} \sim 77FF_{16}$ (D) **$7800_{16} \sim 7FFF_{16}$**



【 24. 承上題，此 SRAM 的容量為何？

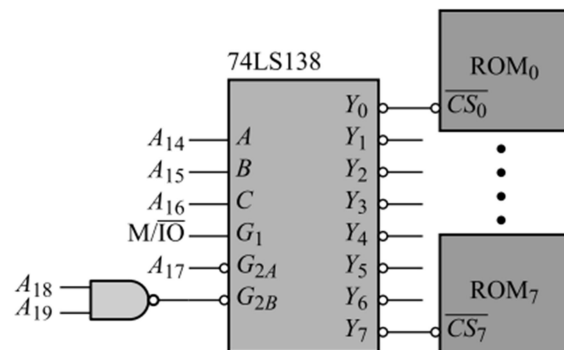
- (A) **2K Bytes** (B) 4K Bytes
(C) 8K Bytes (D) 16K Bytes

【 25. 利用 $256\text{ K} \times 4$ 記憶體元件完成 $64\text{ M} \times 8$ 之記憶體模組，共需多少個記憶體元件？

- (A) **512** (B) 256
(C) 128 (D) 1024

【 26. 如右圖所示，下列 ROM 解碼的範圍，何者包含 $0D57FFH$ 的位址？

- (Y0~Y7 分別接到 $ROM_0 \sim ROM_7$)
(A) ROM 1 (B) **ROM 5**
(C) ROM 6 (D) ROM 6 及 ROM 7

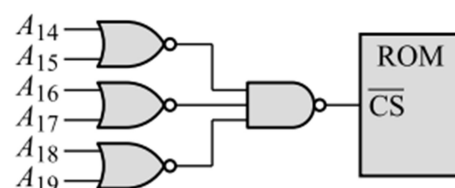


【 27. 承上題，若不慎將 A14 與 A16 互相接反（A16 接至 A 的接腳，A14 接至 C 的接腳），則下列有關接反前與接反後的敘述，何者正確？

- (A) 接反前 ROM_0 的解碼位址，變為接反後 ROM_1 的解碼位址
(B) 接反前 ROM_2 的解碼位址，變為接反後 ROM_6 的解碼位址
(C) 接反前與接反後， ROM_1 的解碼位址都一樣
(D) **接反前與接反後， ROM_5 的解碼位址都一樣**

【 28. 在 80x86 系統中，使用如右圖所示之邏輯電路作為定址解碼，則 ROM 的位址解碼範圍為何？

- (A) **$00000H \sim 03FFFH$** (B) $04000H \sim 07FFFH$
(C) $08000H \sim 0BFFFH$ (D) $0C000H \sim 0FFFFH$



【 29. 41256 是 256 k bit 記憶體，其資料線與位址線有幾條？

- (A) 8 條資料線，10 條位址線 (B) **1 條資料線，18 條位址線**
(C) 1 條資料線，12 條位址線 (D) 1 條資料線，9 條位址線。

【 30. 下列何者不是記憶體映射式 I/O 的缺點？

- (A) 記憶容量減少 (B) 用於 I/O 之位址不能作為記憶體 RAM 或 ROM 使用
(C) 速度較慢 (D) **須另外有 I/O 解碼電路**

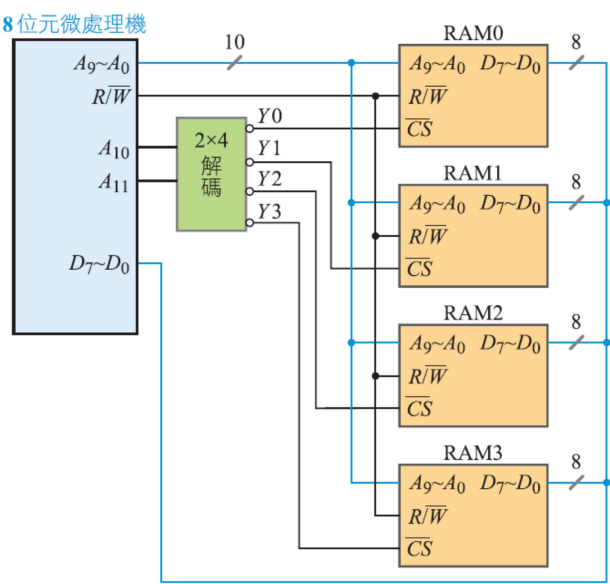
【 31. AGP 基本的工作頻率為 66.67 MHz ，資料傳輸率為 266.67 MB/Sec ，則 AGP 4X 規格的資料傳輸率為多少 MB/Sec？

- (A) 266.67 (B) 533.34
(C) **1066.67** (D) 3133.36

- 【 32. 有關北橋晶片（Northbridge）與南橋晶片（Southbridge）的敘述，下列何者正確？
- (A)北橋晶片（Northbridge）用來處理低速訊號
 - (B)南橋晶片（Southbridge）用來處理高速訊號
 - (C)AGP 或 PCI-E 連接在南橋晶片（Southbridge）上
 - (D)主記憶體（DDR SDRAM）連接在北橋晶片（Northbridge）上。**

- 【 33. 右圖為完全位址解碼電路，若選擇 RAM2 晶片，則下列何者正確？
- (A) $A_{11}A_{10}=00$ (B) $A_{11}A_{10}=01$
 - (C) $A_{11}A_{10}=10$** (D) $A_{11}A_{10}=11$

- 【 34. 承上題 RAM1 晶片所分配的位址範圍為何？
- (A)000H~3FFH **(B)400H~7FFH**
 - (C)800H~BFFH (D)C00H~FFFH



【試卷結束】

答 案

1	2	3	4	5	6	7	8	9	10
D	B	C	B	C	D	A	C	D	A
11	12	13	14	15	16	17	18	19	20
C	D	B	D	C	B	C	B	B	C
21	22	23	24	25	26	27	28	29	30
A	A	D	A	A	B	D	A	B	D
31	32	33	34						
C	D	C	B						

第 34 題答案（B）誤植為 **(B)400H~7FFFH**，正確答案為 **(B)400H~7FFH 送分**